

## ASTECC : Asynchronous technology for low power & secured embedded systems

### Contexte

La technologie de conception de circuits intégrés utilisée dans le projet ASTEC et industrialisée par la société TIEMPO est une technologie asynchrone insensible aux délais qui a de nombreux avantages techniques par rapport aux technologies classiques de conception synchrone : insensibilité aux délais, résistance face aux fortes variabilités PVT (« Process, Voltage, Temperature ») des nouvelles technologies nanométriques (< 65 nm), très faible consommation énergétique, réactivité, adaptation aux systèmes d'alimentation à plage de tension variable, et sécurisation des systèmes embarqués.

Les marchés visés sont ceux des applications embarquées faible consommation (réseaux de capteurs communicants, applications médicales portatives, identificateurs RFID) et qui requièrent un niveau élevé de sécurisation des composants (paiement électronique, cryptologie).

Ces marchés en forte croissance nécessitent des innovations technologiques permettant d'augmenter l'autonomie énergétique des systèmes, ce qui laisse présager des perspectives commerciales significatives pour la famille de composants asynchrones.

### Partenaires

#### PME

Tiempo - Tracedge - Cyberfab

#### Laboratoires de recherche

TIMA, CESTI LETI

### Chiffres clés

Budget : 3,6 M€

Durée : 27 mois

Effort total : 27 personnes x an en recherche

### Innovation

L'objectif du projet ASTEC est de développer une famille de composants (IP) asynchrones, dont un cœur de microcontrôleur en versions 16 et 32 bits et des interfaces génériques de communication et de capteurs, qui soient particulièrement optimisés pour la conception de systèmes embarqués de très faible consommation énergétique et/ou la conception d'applications sécurisées. Le premier circuit sera à la base de la réalisation de deux prototypes de systèmes miniaturisés portatifs de collecte et de transmission de données physiologiques pour applications médicales et sportives. Les deux versions — standard et protégée contre les attaques — du second circuit seront intégrées sur un prototype de test pour application sécurisée permettant de caractériser et comparer leurs performances en matière de sécurité.

Les verrous technologiques à lever pour obtenir l'adoption par les industriels de la technologie asynchrone utilisée dans ASTEC sont :

- disponibilité de preuves matérielles et de résultats de mesures concrètes, confirmant les performances de cette technologie asynchrone en matière de consommation énergétique, de bruit, de sécurité, et ce pour une surface de silicium maîtrisée,
- disponibilité de composants (IP) asynchrones,
- disponibilité de logiciels de CAO adaptés à la conception en technologie asynchrone.

